

semaines binômes	39	40	41	42	43	45	46	47	48	49	50	2	3	4	4
1	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
2	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
3	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6
4	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	ET4	TC1	EN6	IF1
5	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	TC1	EN6	IF1	ET4
6	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	EN6	IF1	ET4	TC1
7	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	IF1	ET4	TC1	EN6
8	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	ET4	TC1	EN6	IF1
9	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	TC1	EN6	IF1	ET4
10	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	EN6	IF1	ET4	TC1
11	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	IF1	ET4	TC1	EN6
12	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	ET4	TC1	EN6	IF1
13	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
14	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
15	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6

**Présentation par plate-forme ou emplacement :**

**Mesure Automatique Productique (MAP) - RC Bat B. Pascal**

- SS1 Simulation de processus continu (Matlab / Simulink)
- SS2 Modélisation - Convolution
- SS3 Application de la transformée de Fourier en musique
- IF1 Projet Fil rouge - Intégration dans un FPGA

**Electronique de puissance et Electrotechnique (ETEP) - RC Bat B. Pascal**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Informatique Industrielle (ENII) : ETG2 Bat G. Ferrié**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications (TC) :**

- TC1 Lignes et propagation

**Présentation par module :**

**Signaux, Systèmes et Mathématique des Transformées (SSMT) :**

- SS1 Simulation de processus continu (Matlab / Simulink)
- SS2 et SS3 Modélisation - Convolution - FFT

**Electronique de puissance et Electrotechnique 1 (EETEP1) :**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Capteurs 1 (EC1) :**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications 1 (TC1) :**

- TC1 Lignes et propagation

**Informatique 1 (IF1) :**

- IF1 Projet Fil rouge - Intégration dans un FPGA

semaines binômes	38	39	40	41	42	43	46	47	48	49	50	1	2	3	4
1	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
2	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
3	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6
4	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	ET4	TC1	EN6	IF1
5	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	TC1	EN6	IF1	ET4
6	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	EN6	IF1	ET4	TC1
7	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	IF1	ET4	TC1	EN6
8	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	ET4	TC1	EN6	IF1
9	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	TC1	EN6	IF1	ET4
10	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	EN6	IF1	ET4	TC1
11	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	IF1	ET4	TC1	EN6
12	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	ET4	TC1	EN6	IF1
13	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
14	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
15	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6

**Présentation par plate-forme ou emplacement :**

**Mesure Automatique Productique (MAP) - RC Bat B. Pascal**

- SS1 Simulation de processus continu (Matlab / Simulink)
- SS2 Modélisation - Convolution
- SS3 Application de la transformée de Fourier en musique
- IF1 Projet Fil rouge - Intégration dans un FPGA

**Electronique de puissance et Electrotechnique (ETEP) - RC Bat B. Pascal**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Informatique Industrielle (ENII) : ETG2 Bat G. Ferrié**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications (TC) :**

- TC1 Lignes et propagation

**Présentation par module :**

**Signaux, Systèmes et Mathématique des Transformées (SSMT) :**

- SS1 Simulation de processus continu (Matlab / Simulink)
- SS2 et SS3 Modélisation - Convolution - FFT

**Electronique de puissance et Electrotechnique 1 (EETEP1) :**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Capteurs 1 (EC1) :**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications 1 (TC1) :**

- TC1 Lignes et propagation

**Informatique 1 (IF1) :**

- IF1 Projet Fil rouge - Intégration dans un FPGA

semaines binômes	39	40	41	42	43	45	46	47	48	49	50	2	3	4	4
1	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
2	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
3	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6
4	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	ET4	TC1	EN6	IF1
5	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	TC1	EN6	IF1	ET4
6	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	EN6	IF1	ET4	TC1
7	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	IF1	ET4	TC1	EN6
8	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	ET4	TC1	EN6	IF1
9	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	TC1	EN6	IF1	ET4
10	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	EN6	IF1	ET4	TC1
11	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	IF1	ET4	TC1	EN6
12	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	ET4	TC1	EN6	IF1
13	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
14	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
15	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6

**Présentation par plate-forme ou emplacement :**

**Mesure Automatique Productique (MAP) - RC Bat B. Pascal**

- SS1 Simulation de processus continus (Matlab / Simulink)
- SS2 Modélisation - Convolution
- SS3 Application de la transformée de Fourier en musique
- IF1 Projet Fil rouge - Intégration dans un FPGA

**Electronique de puissance et Electrotechnique (ETEP) - RC Bat B. Pascal**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Informatique Industrielle (ENII) : ETG2 Bat G. Ferrié**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications (TC) :**

- TC1 Lignes et propagation

**Présentation par module :**

**Signaux, Systèmes et Mathématique des Transformées (SSMT) :**

- SS1 Simulation de processus continus (Matlab / Simulink)
- SS2 et SS3 Modélisation - Convolution - FFT

**Electronique de puissance et Electrotechnique 1 (EETEP1) :**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Capteurs 1 (EC1) :**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications 1 (TC1) :**

- TC1 Lignes et propagation

**Informatique 1 (IF1) :**

- IF1 Projet Fil rouge - Intégration dans un FPGA

semaines binômes	38	39	40	41	42	43	46	47	48	49	50	1	2	3	4
1	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
2	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
3	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6
4	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	ET4	TC1	EN6	IF1
5	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	TC1	EN6	IF1	ET4
6	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	EN6	IF1	ET4	TC1
7	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	IF1	ET4	TC1	EN6
8	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	ET4	TC1	EN6	IF1
9	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	TC1	EN6	IF1	ET4
10	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	EN6	IF1	ET4	TC1
11	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	IF1	ET4	TC1	EN6
12	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	ET4	TC1	EN6	IF1
13	EN1 + ALT1	EN2 + ALT2	SS1	ET1	EN3+ALT3	EN4+ALT4	SS2	ET2	EN5	SS3	ET3	TC1	EN6	IF1	ET4
14	EN1 + ALT1	SS1	ET1	EN2 + ALT2	EN3+ALT3	SS2	ET2	EN4+ALT4	SS3	ET3	EN5	EN6	IF1	ET4	TC1
15	EN1 + ALT1	ET1	EN2 + ALT2	SS1	EN3+ALT3	ET2	EN4+ALT4	SS2	ET3	EN5	SS3	IF1	ET4	TC1	EN6

**Présentation par plate-forme ou emplacement :**

**Mesure Automatique Productique (MAP) - RC Bat B. Pascal**

- SS1 Simulation de processus continus (Matlab / Simulink)
- SS2 Modélisation - Convolution
- SS3 Application de la transformée de Fourier en musique
- IF1 Projet Fil rouge - Intégration dans un FPGA

**Electronique de puissance et Electrotechnique (ETEP) - RC Bat B. Pascal**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Informatique Industrielle (ENII) : ETG2 Bat G. Ferrié**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications (TC) :**

- TC1 Lignes et propagation

**Présentation par module :**

**Signaux, Systèmes et Mathématique des Transformées (SSMT) :**

- SS1 Simulation de processus continus (Matlab / Simulink)
- SS2 et SS3 Modélisation - Convolution - FFT

**Electronique de puissance et Electrotechnique 1 (EETEP1) :**

- ET1 Câblage d'un démarrage de machine électrique
- ET2 Régimes triphasés
- ET3 Etude et réalisation d'une inductance
- ET4 SLT - Régimes de Neutre

**Electronique et Capteurs 1 (EC1) :**

- EN1 Pont Diviseur + altium 1
- EN2 Pont de Wien + Altium 2
- EN3 TP suivi - Analyse générale + Altium 3
- EN4 TP suivi - Montage amplificateur + caractérisation quadripôle + Altium 4
- EN5 TP suivi - Push-pull
- EN6 TP de synthèse

**Télécommunications 1 (TC1) :**

- TC1 Lignes et propagation

**Informatique 1 (IF1) :**

- IF1 Projet Fil rouge - Intégration dans un FPGA